

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-182242

(P2002-182242A)

(43) 公開日 平成14年6月26日 (2002.6.26)

(51) Int.Cl. ⁷	識別記号	F I	テマコード* (参考)
G 0 2 F 1/1368		G 0 2 F 1/1368	2 H 0 9 2
G 0 3 F 1/08		G 0 3 F 1/08	A 2 H 0 9 5
G 0 9 F 9/30	3 3 8	G 0 9 F 9/30	3 3 8 5 C 0 9 4
H 0 1 L 29/786		H 0 1 L 29/78	6 1 2 D 5 F 1 1 0
21/336			

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2000-380729 (P2000-380729)

(22) 出願日 平成12年12月14日 (2000. 12. 14)

(71) 出願人 000003078

株式会社東芝

東京都港区芝浦一丁目1番1号

(71) 出願人 000221339

東芝電子エンジニアリング株式会社

神奈川県横浜市磯子区新杉田町8番地

(72) 発明者 榎本 登

神奈川県横浜市磯子区新杉田町8番地 東

芝電子エンジニアリング株式会社内

(74) 代理人 100058479

弁理士 鈴江 武彦 (外6名)

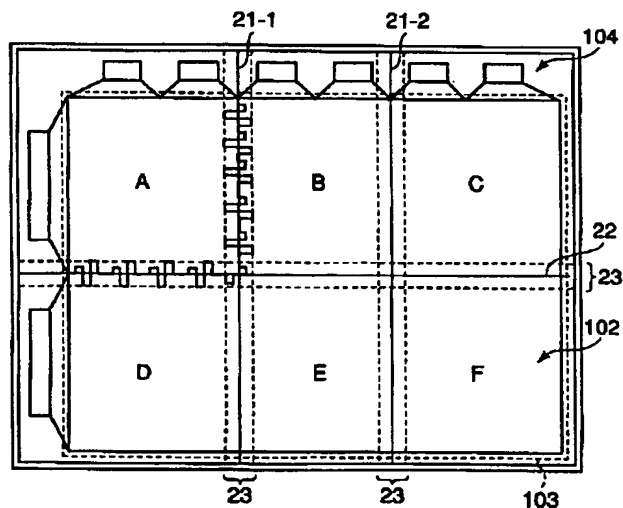
最終頁に続く

(54) 【発明の名称】 液晶表示装置の製造方法

(57) 【要約】 (修正有)

【課題】 分割露光によって基板を製造する際に利用されるマスクを容易に再設計できるとともに、分割領域の継ぎ目を視認し難くして品位良好な表示画面を表示することが可能な液晶表示装置の製造方法を提供する。

【解決手段】 一対の基板間に液晶組成物を挟持して、画像を表示する表示領域及びこの表示領域周辺の周辺領域を備えた液晶表示装置の製造方法は、絶縁基板に形成された導電体層及び誘電体層の少なくとも1層の薄膜を複数の分割領域に分割して露光して各分割領域をパターンニングする際に、各分割領域の分割線21-1、21-2、22をジグザグに形成し、隣り合う他の分割領域の分割線と噛み合わせるることにより、所定配列の画素を形成する工程を有している。この工程では、表示領域と周辺領域との境界線上に沿った境界分割線を含む分割線で分割する。



【特許請求の範囲】

【請求項 1】 一对の基板間に液晶組成物を挟持して、画像を表示する表示領域及びこの表示領域周辺の周辺領域を備えた液晶表示装置の製造方法において、絶縁基板に形成された導電体層及び誘電体層の少なくとも 1 層の薄膜を複数の分割領域に分割して露光して各分割領域をパターンニングする際に、各分割領域の分割線をジグザグに形成し、隣り合う他の分割領域の分割線と噛み合わせることににより、所定配列の画素を形成する工程を備え、

前記工程では、前記表示領域と前記周辺領域との境界線上に沿った境界分割線を含む分割線で分割することを特徴とする液晶表示装置の製造方法。

【請求項 2】 前記境界分割線は、1 画素分以上の長さを有することを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 3】 前記周辺領域を分割する分割線は、前記境界分割線を介して前記表示領域を分割する分割線に連結していることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 4】 前記境界分割線を含む分割線は、前記薄膜を水平方向に分割する水平分割線、及び前記薄膜を垂直方向に分割する垂直分割線の少なくとも一方であることを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 5】 前記工程は、前記薄膜を成膜する工程と、前記薄膜上にフォトリソを塗布する工程と、前記フォトリソを所定のマスクを介して分割露光する工程と、前記フォトリソを現像する工程と、前記薄膜を前記フォトリソに対応するようにエッチングする工程と、を備えたことを特徴とする請求項 1 に記載の液晶表示装置の製造方法。

【請求項 6】 絶縁基板に形成された導電体層及び誘電体層の少なくとも 1 層の薄膜を複数の分割領域に分割して露光して各分割領域をパターンニングする際に、各分割領域の分割線をジグザグに形成し、隣り合う他の分割領域の分割線と噛み合わせることににより、表示領域に所定配列の画素を形成するとともに前記表示領域周辺の周辺領域に駆動回路を形成する液晶表示装置の製造装置において、分割露光に用いられる露光装置は、前記表示領域と前記周辺領域との境界線上に沿った境界分割線を含む分割線で分割されたマスクを備えたことを特徴とする液晶表示装置の製造装置。

【請求項 7】 絶縁基板に形成された導電体層及び誘電体層の少なくとも 1 層の薄膜を複数の分割領域に分割して露光して各分割領域をパターンニングする際に用いられるマスクの製造装置において、表示領域に形成される所定配列の画素パターン、及び隣

り合う他の分割領域と噛み合うようにジグザグに形成される分割線のパターンに対応した第 1 マスクデータと、前記表示領域周辺の周辺領域に形成される駆動回路パターン、隣り合う他の分割領域と噛み合うように形成される分割線のパターン、及び前記表示領域と前記周辺領域との境界線上に沿った境界分割線のパターンに対応した第 2 マスクデータと、を記憶する記憶手段を備えたことを特徴とするマスク製造装置。

【発明の詳細な説明】

10 【0001】

【発明の属する技術分野】 この発明は、液晶表示装置の製造方法に係り、特に、アクティブマトリクス型液晶表示装置に適用される基板の製造方法に関する。

【0002】

【従来の技術】 液晶表示装置は、走査線や信号線などの配線、画素電極などの電極、薄膜トランジスタなどのスイッチ素子を有している。これらは、導電体または誘電体からなる薄膜を成膜する成膜工程、この薄膜上にフォトリソを塗布する塗布工程、塗布されたフォトリソを所定のパターンを有するマスクを介して露光する露光工程、露光されたフォトリソを現像する現像工程、フォトリソが除去されて露出した薄膜を除去するエッチング工程などを繰り返すことによって形成される。

【0003】 近年、液晶表示装置の大画面化に伴い、大画面用の基板は、分割露光方式の露光処理を行うことによって形成されている。すなわち、基板を複数の領域に分割して各領域のフォトリソを順次対応するマスクを介して露光している。

30 【0004】 上述したような分割露光では、基板を水平方向及び垂直方向にそれぞれ分割する水平分割線及び垂直分割線において、露光時のマスクの合わせずれが生じた場合、継ぎ目が視認される場合がある。特に、直線的な分割線においては、ずれが生じたときにより継ぎ目が視認されやすくなる。このため、液晶表示装置に表示される表示画面の品位の低下といった問題が発生する。

【0005】 この対策として、分割線をジグザグに形成することにより、境界の特性の変化勾配を緩衝化して継ぎ目を視認し難くしている。この境界において、ジグザグ状の分割線が配置される分割領域の幅は、できる限り大きくして変化勾配を緩やかにすることが望ましい。

【0006】 分割露光に使用されるマスクは、一般に、CADを用いて設計される。すなわち、液晶表示パネルの大きさのパターンを描画した後、各マスクに対応したサイズにパターンを切り出してマスクを設計している。

【0007】 液晶表示パネルのパターンは、画像を表示する表示領域と表示領域周辺の周辺領域とに大別される。表示領域は、同じパターンの繰り返して形成されるため、1 個のパターンを設計した後、画素数分だけマトリクス配置することによって形成される。周辺領域に

3

は、駆動回路や外部との接続パッド、製造工程で用いられるマーク類が配置される。

【0008】マスクパターン設計の手順としては、表示領域及び周辺領域を設計基準を満たすように、設計完了後、マスクの大きさ、及びマスクの枚数に合うように分割する。分割線は、表示領域及び周辺領域それぞれ特性上影響のない場所に沿って形成される。表示領域と周辺領域との境界線付近において、表示領域側の分割線は、周辺領域側の分割線と一直線状に形成される。

【0009】液晶表示パネルの設計パターン及び分割線の設計パターンに対応した設計データは、表示領域と周辺領域とでそれぞれ個別に保存される。これらの設計データに基づいて、液晶表示パネル及び分割線の設計パターンに対応したマスクパターンを生成し、遮光帯と称される遮光領域のパターンを追加することによってマスクが完成する。

【0010】

【発明が解決しようとする課題】製品の仕様変更や、材料の変更、製造工程の都合などにより、設計パターンが変更される場合がある。この際、表示領域のみの設計パターン変更であっても、画素の特性を考慮して境界特性の変化勾配を緩やかにするように分割線を再設計する必要がある。

【0011】このような再設計前に、表示領域と周辺領域との境界線付近において、表示領域側の分割線と周辺領域の分割線とが一直線状に設計されていた場合、表示領域側で再設計した際に、表示領域側の分割線が周辺領域側の分割線に一直線状に接続できない場合がある。このような場合、周辺領域側の分割線も再設計する必要がある。30

【0012】このように、表示領域のみの設計パターンの変更であっても、周辺領域の設計パターンや遮光帯のパターン形状の変更が必要となり、マスクの設計及び検査に多大な時間を費やすことになる。このため、製造コストの増大を招くといった問題が発生する。

【0013】この発明は、上述した問題点に鑑みなされたものであって、その目的は、分割露光によって基板を製造する際に利用されるマスクを容易に再設計できるとともに、分割領域の継ぎ目を視認し難くして品位良好な表示画面を表示することが可能な液晶表示装置の製造方法を提供することにある。40

【0014】

【課題を解決するための手段】上記課題を解決し目的を達成するために、請求項1に記載の液晶表示装置の製造方法は、一対の基板間に液晶組成物を挟持して、画像を表示する表示領域及びこの表示領域周辺の周辺領域を備えた液晶表示装置の製造方法において、絶縁基板に形成された導電体層及び誘電体層の少なくとも1層の薄膜を複数の分割領域に分割して露光して各分割領域をパター

4

ニングする際に、各分割領域の分割線をジグザグに形成し、隣り合う他の分割領域の分割線と噛み合わせることで、所定配列の画素を形成する工程を備え、前記工程では、前記表示領域と前記周辺領域との境界線上に沿った境界分割線を含む分割線で分割することを特徴とする。

【0015】

【発明の実施の形態】以下、この発明の液晶表示装置の製造方法の一実施の形態について図面を参照して説明する。

【0016】この発明の実施の形態に係る液晶表示装置は、図1及び図2に示すように、アレイ基板100と、アレイ基板100に対して所定の間隔において対向配置された対向基板200と、アレイ基板100と対向基板200との間の所定のギャップに保持された液晶組成物を含む液晶層300とを有した液晶表示パネル10を備えている。

【0017】このような液晶表示パネル10において、画像を表示する表示領域102は、アレイ基板100と対向基板200とを貼り合わせる外縁シール部材106によって囲まれた領域内に形成されている。表示領域102内から引出された配線や駆動回路、電源供給配線などを有する周辺領域104は、外縁シール部材106の外側の領域に形成されている。

【0018】表示領域102において、アレイ基板100は、図2に示すように、マトリクス状に配置された $m \times n$ 個の画素電極151、これら画素電極151の行方向に沿って形成された m 本の走査線 $Y1 \sim Ym$ 、これら画素電極151の列方向に沿って形成された n 本の信号線 $X1 \sim Xn$ 、 $m \times n$ 個の画素電極151に対応して走査線 $Y1 \sim Ym$ および信号線 $X1 \sim Xn$ の交差位置近傍にスイッチング素子として配置された $m \times n$ 個の薄膜トランジスタすなわち画素TFT121を有している。

【0019】また、周辺領域104において、アレイ基板100は、走査線 $Y1 \sim Ym$ を駆動する走査線駆動回路18、信号線 $X1 \sim Xn$ を駆動する信号線駆動回路19などを有している。これら走査線駆動回路18や信号線駆動回路19は、 n チャネル型薄膜トランジスタ及び p チャネル型薄膜トランジスタからなる相補型の回路によって構成されている。これらの薄膜トランジスタは、ポリシリコン薄膜を活性層とする例えばトップゲート型薄膜トランジスタである。

【0020】図2に示すように、液晶容量 CL は、画素電極151、対向電極204、及びこれらの電極間に挟持された液晶層300によって形成される。また、補助容量 Cs は、液晶容量 CL と電気的に並列に形成される。この補助容量 Cs は、絶縁層を介して対向配置された一対の電極、すなわち、画素電極151と同電位の補助容量電極61と、所定の電位に設定された補助容量線52とによって形成される。補助容量電極61は、ポリ

5

シリコン薄膜によって形成され、画素電極 151 にコンタクトしている。また、補助容量線 52 は、ゲート電極 114 と一体の走査線 Y と同一材料によって形成されている。

【0021】より具体的には、アレイ基板 100 は、図 3 に示すように、表示領域において、走査線 Y と信号線 X とによって区画された画素領域に設けられた画素電極 151 を備えている。この画素電極 151 は、透明導電性部材として、例えば ITO（インジウム・スズ・オキサイド）によって形成されている。

【0022】この画素電極 151 は、TFT 120 を介して信号線 X に接続されている。この画素電極 120 は、画像を表示する表示領域にマトリクス状に配置されている。走査線 Y 及び信号線 X の配線部は、アルミニウムやモリブデン・タンタム・タングステンなどの低抵抗材料によって形成されている。

【0023】図 4 に示すように、TFT 110 は、ガラス基板 101 上に配置された、チャネル領域 112C、ソース領域 112S、及び、ドレイン領域 112D を有するポリシリコン薄膜 112 と、ゲート絶縁膜 113 を介して走査線 Y からチャネル領域 112C 上に延出されたゲート電極 114 と、ゲート絶縁膜 113 及び層間絶縁膜 115 を貫通してポリシリコン薄膜 112 のソース領域 112S にコンタクトするとともに信号線 X と一体に形成されたソース電極 116S と、ゲート絶縁膜 113 及び層間絶縁膜 115 を貫通してポリシリコン薄膜 112 のドレイン領域 112D にコンタクトするドレイン電極 116D と、を備えている。

【0024】また、アレイ基板 100 は、層間絶縁膜 115 上、及び TFT 110 などの配線部上に、窒化シリコン（SiN）によって形成されたパッシベーション膜 119 を備えている。さらに、アレイ基板 100 は、パッシベーション膜 119 上における各画素領域毎に、赤（R）、緑（G）、青（B）にそれぞれ着色されたカラーフィルタ層 130（R、G、B）を備えている。

【0025】画素電極 151 は、このカラーフィルタ層 130 上に配置されている。カラーフィルタ層 130 上に形成された画素電極 151 は、カラーフィルタ層 130 及びパッシベーション膜 119 に形成されたコンタクトホール 118 を介して、TFT 110 のドレイン電極 116D に電気的に接続されている。アレイ基板 100 の表面には、カラーフィルタ層 130 や画素電極 151 を覆うように配向膜 160 が設けられている。

【0026】また、図 4 に示すように、対向基板 200 は、透明な絶縁性基板、すなわちガラス基板 201 上に配置された透明導電性部材としての ITO によって形成された対向電極 203 を備えている。対向電極 203 の表面には、配向膜 207 が設けられている。

【0027】これらのアレイ基板 100 及び対向基板 200 は、図示しないスペーサによって所定のギャップを

6

形成した状態で図示しないシール材によって貼り合わされる。液晶層 300 は、このアレイ基板 100 と対向基板 200 との間に形成された所定のギャップに封入される。

【0028】また、アレイ基板 100 及び対向基板 200 の外表面には、偏光方向が互いに直交するように配置された偏光板 170、210 がそれぞれ配置されている。

【0029】次に、この液晶表示装置の製造方法について説明する。

【0030】すなわち、厚さ 0.7mm のガラス基板 101 上に、ポリシリコン薄膜からなる半導体層 112、走査線 Y と一体のゲート絶縁膜 113、ゲート絶縁膜 114、層間絶縁膜 115、ソース電極 116S と一体の信号線 X、ドレイン電極 116D、パッシベーション膜 119、カラーフィルタ層 130、画素電極 120、配向膜 160 を順に形成する。

【0031】これら、走査線や信号線などの金属配線部、ポリシリコン薄膜の半導体層を有する TFT、誘電体によって形成された各種絶縁膜、画素電極などの電極部は、薄膜を成膜した後に所定の形状にパターニングされることによって形成される。すなわち、これらは、導電体または誘電体からなる薄膜を成膜する成膜工程、この薄膜上にフォトリソを塗布する塗布工程、塗布されたフォトリソを所定のパターンを有するマスクを介して露光する露光工程、露光されたフォトリソを現像する現像工程、フォトリソが除去されて露出した薄膜を除去するエッチング工程などを繰り返すことによって形成される。

【0032】一方、厚さ 0.7mm のガラス基板 201 上に、対向電極 203 と、配向膜 207 とを備えた対向基板 200 を形成する。

【0033】続いて、対向基板 200 の配向膜 207 の周辺に沿って接着剤を注入口を除いて印刷し、アレイ基板 100 から対向電極 203 に電圧を印加するための電極転移材を接着剤の周辺の電極転移電極上に形成する。

【0034】続いて、それぞれの配向膜 160 及び 207 が対向するように、且つ、それぞれのラビング方向が 90 度となるように、アレイ基板 100 及び対向基板 200 を配置し、加熱して接着剤を硬化させ、両基板を貼り合わせる。

【0035】続いて、注入口から液晶組成物を注入し、この注入口を紫外線硬化樹脂によって封止する。

【0036】このようにして、液晶表示装置を製造する。

【0037】上述したような製造方法において、大画面用の基板を製造する際には、薄膜上に配置されたフォトリソの露光工程では、分割露光方式が採用される。

【0038】例えば、アレイ基板 100 は、図 5 に示すように、複数の分割線によって複数の分割領域に分割さ

れている。すなわち、アレイ基板 100 は、6 箇所の分割領域 A、B、C、D、E、F に分割されている。各領域は、ほぼ矩形形状をなし、垂直方向に分割する第 1 及び第 2 垂直分割線 21-1~21-2、及び、水平方向に分割する水平分割線 22 によって分割されている。

【0039】これら第 1 及び第 2 垂直境界線 21-1~21-2、及び、水平境界線 22 は、隣り合う分割領域間において、各分割線をほぼ中心にある程度の幅を持った緩衝領域 23 内において、ジグザグ状に形成されている。これらの分割線を挟んで隣接する各分割領域は、互

いに噛み合うようなパターンを有している。
【0040】また、各分割領域を形成するための垂直分割線及び水平分割線は、表示領域と周辺領域との境界線上に沿って延出された境界分割線を有している。例えば、分割領域 A と分割領域 D とを分割する水平分割線 22 は、図 7 に示すように、表示領域 102 を分割する第 1 分割線 22-1 と、周辺領域 104 を分割する第 2 分割線 22-2 と、表示領域 102 と周辺領域 104 との境界線 103 上に沿って配置された境界分割線 22-3 とを有している。

【0041】この境界分割線 22-3 は、表示領域側のパターンを変更する可能性を考慮して、1 画素分の長さ L1 以上の長さ L2 を有している。また、この境界分割線 22-3 は、第 1 分割線 22-1 と第 2 分割線 22-2 とを連結している。図 7 に示した例では、第 1 分割線 22-1 は、第 2 分割線 22-2 に対して一直線状に形成されている。

【0042】複数の分割領域に分割する水平分割線 22 及び垂直分割線 21-1、22-2 は、上述した例では、非直線的、すなわちジグザグ状に形成されている。例えば、分割領域 A と分割領域 B との間の垂直分割線 21-1 は、図 8 に示すように、ジグザグ状に形成されている。

【0043】境界線を挟んだ両側の領域における画素特性に差が生じた場合、その境界線が視認される。このため、この例では、垂直分割線 21-1 は、各画素領域の垂直方向及び水平方向のほぼ中央を通過するように形成されている。したがって、境界線付近の各画素領域を、境界線によって 2 分割することにより、境界線に沿った 1 画素領域は、隣接する 2 つの分割領域で別々に形成されることになる。これにより、境界線を挟んだ両側の領域で画素特性に差が生じた場合であっても、境界線に沿った各画素領域において、異なる画素特性を吸収し、境界線を目立ちにくくすることが可能となる。

【0044】ここでは、垂直境界線 21-2 についてのみ説明したが、他の境界線についても同様に、各画素領域の垂直方向及び水平方向のほぼ中央を通過するように形成されている。

【0045】したがって、画面全体において、分割領域の継ぎ目を視認しにくくすることが可能となり、品位良

好な表示画面を表示することが可能となる。

【0046】ところで、分割露光に用いられる露光装置は、各分割領域を露光するためのマスクパターンをレチクルに収容して備えている。すなわち、露光装置は、例えば図 5 に示した分割領域 A に対応した図 6 に示すようなマスクパターン MA の他に、分割領域 B、C、D、E、F にそれぞれ対応したマスクパターン MB、MC、MD、ME、MF を備えている。各マスクパターンは、所定配列の画素などが形成される表示領域に対応した表示パターン 102M と、駆動回路などが形成される周辺領域に対応した周辺マスクパターン 104M と、遮光帯パターン SP とを備えている。

【0047】各分割領域に対応したマスクパターンは、マスクの製造装置により、以下のようにして形成される。マスク製造装置は、パターンを描画するための CAD を備えている。

【0048】すなわち、まず、CAD により、アレイ基板全体のパターンを描画する。表示領域 102 は、同じ画素パターンの繰り返しで形成されるため、1 個のパターンを設計した後、画素数分だけマトリクス状に配置することによって設計される。周辺領域 104 は、駆動回路や外部との接続パッド、製造工程で使用するマーク類を配置することによって設計される。

【0049】表示領域 102 及び周辺領域 104 を設計基準を満たすように設計完了後、マスクの大きさ、及びマスクの枚数に合うように分割する分割線を設計する。各分割線は、表示領域 102 及び周辺領域 104 それぞれ特性上影響のない場所に沿って形成される。

【0050】マスクの製造装置は、表示領域 102 及び周辺領域 104 の設計パターン及び分割線の設計パターンに対応した設計データを記憶するメモリ部（記憶手段）を備えている。

【0051】すなわち、このメモリ部は、表示領域 102 に形成される所定配列の画素などのパターン、及び表示領域 102 において隣り合う他の分割領域と噛み合うようにジグザグに形成される第 1 分割線のパターンに対応した第 1 マスクデータを記憶している。

【0052】また、このメモリ部は、周辺領域 104 に形成される駆動回路などのパターン、周辺領域 104 において隣り合う他の分割領域と噛み合うように形成される第 2 分割線のパターン、及び表示領域 102 と周辺領域 104 との境界線 103 上に沿った境界分割線のパターンに対応した第 2 マスクデータを記憶している。

【0053】マスク製造装置は、これら第 1 マスクデータ及び第 2 マスクデータからなる設計データに基づいてマスクパターンを生成し、さらに、遮光領域に遮光帯のパターンを追加し、これらのデータに基づいて各分割領域ごとに対応したマスクを製造する。

【0054】図 9 の (a) 及び (b) は、上述したようなマスク製造装置によって設計され、製造されたマスク

の一例を示す図である。この図9の(a)及び(b)に示したマスクは、アレイ基板100に走査線Yを形成する際に用いられる。

【0055】図9の(a)は、分割領域Dに対応したマスクMDは、隣り合う分割領域Aを遮光する遮光帯SPを備えるとともに、分割領域Aと噛み合うように設計された第1分割線22-1、第2分割線22-2、及び境界分割線22-3を含む水平分割線22によって分割されている。

【0056】図9の(b)は、分割領域Aに対応したマスクMAは、隣り合う分割領域Dを遮光する遮光帯SPを備えるとともに、分割領域Dと噛み合うように設計された第1分割線22-1、第2分割線22-2、及び境界分割線22-3を含む水平分割線22によって分割されている。

【0057】図9の(a)及び(b)に示すように、境界分割線22-3を含む水平分割線22に沿った領域は、水平分割線22によって分割される互いに隣接した分割領域A及びDに対応した両方のマスクMA及びMDを介して5 μ m程度の幅を持って2重に露光される。

【0058】次に、製品仕様の変更などにより、設計パターンが変更された場合について説明する。ここでは、表示領域102側におけるパターンのみに変更があった場合について説明する。

【0059】例えば、表示領域102において、画素パターンを変更し、これに伴って画素特性を考慮して境界特性の変化勾配を緩やかにするように分割線を再設計した際に、再設計した表示領域102内における第1分割線22-1が周辺領域104における第2分割線22-2と一直線状にならない場合がある。

【0060】すなわち、図7に示したように、再設計前に、表示領域102と周辺領域104との境界線103付近において、表示領域102内の第1分割線22-1と、周辺領域104の第2分割線22-2とが一直線状に接続されている場合について説明する。この場合、表示領域102の再設計により、図10の(a)及び(b)に示したように、第1分割線22-1と第2分割線22-2とが一直線状に配置できない。

【0061】しかしながら、周辺領域104の第2分割線22-2に連結された境界分割線22-3が1画素分以上の長さを有しているため、表示領域102内の第1分割線22-1は、1画素分以上移動しない限り、境界分割線22-3に連結される。これにより、表示領域102での再設計により第1分割線22-1が変更された場合であっても、第1分割線22-1は、境界分割線22-3を介して周辺領域104の第2分割線22-2に確実に連結される。

【0062】したがって、表示領域102を再設計した場合であっても、第1分割線22-1の移動が1画素分以上の所定の範囲内であれば、周辺領域104の第2分

割線22-2及び境界分割線22-3を再設計する必要がなく、しかも、周辺領域104における遮光帯の形状も変更する必要がない。

【0063】また、マスク製造装置は、周辺領域104の第2分割線22-2及び境界分割線22-3に対応した設計データを第2マスクデータとしてメモリ部に記憶している。このため、表示領域102を再設計した場合であっても、第1マスクデータのみを変更すればよく、第2マスクデータを変更する必要がない。

【0064】したがって、表示領域のみに再設計が必要な場合でも、周辺領域に至る分割線全体を再設計する必要がなくなり、マスクの設計を簡略化することが可能となる。このため、分割線によって分割された境界の特性の変化勾配を緩衝化して継ぎ目を視認しにくくすることができ、品位良好な表示画面を表示することが可能となるとともに、マスクの設計及び検査に要する時間を短縮することができ、製造コストを削減することが可能となる。

【0065】上述した実施の形態では、水平分割線22を例にとりて説明したが、垂直分割線21-1及び21-2についても同様にこの発明を適用することができる。

【0066】また、上述した実施の形態では、表示領域のみに再設計が必要となる場合について説明したが、周辺領域のみに再設計が必要となる場合についても同様にこの発明を適用することができる。

【0067】さらに、上述した実施の形態では、境界分割線の設計データを周辺領域の設計データとともに記憶したが、表示領域の設計データとともに記憶しても良い。

【0068】

【発明の効果】以上説明したように、この発明によれば、分割露光によって基板を製造する際に利用されるマスクを容易に再設計できるとともに、分割領域の継ぎ目を視認し難くして品位良好な表示画面を表示することが可能な液晶表示装置の製造方法を提供することができる。

【図面の簡単な説明】

【図1】図1は、この発明の液晶表示装置の製造方法によって製造される液晶表示パネルの構造を概略的に示す斜視図である。

【図2】図2は、図1に示した液晶表示パネルの構成を概略的に示す回路図である。

【図3】図3は、図1に示した液晶表示装置におけるアレイ基板の構造を概略的に示す平面図である。

【図4】図4は、図1に示した液晶表示装置の断面構造を概略的に示す断面図である。

【図5】図5は、この発明の液晶表示装置の製造方法による分割露光を説明するためのアレイ基板の分割例を示す図である。

11

【図6】図6は、分割露光において用いられる、図5に示した分割領域Aに対応したマスクを概略的に示す図である。

【図7】図7は、図5に示した表示領域と周辺領域との境界線近傍における分割領域Aと分割領域Dとの分割線の配置例を示す図である。

【図8】図8は、各画素領域における分割線の通過位置を示す図である。

【図9】図9の(a)は、分割領域Dに対応したマスクの一部を示す図であり、図9の(b)は、分割領域Aに対応したマスクの一部を示す図である。

【図10】図10の(a)及び(b)は、表示領域の再

12

設計により、図7に示した境界線近傍における分割線の変更を説明するための図である。

【符号の説明】

21-1~21-2…垂直分割線

22…水平分割線

23…緩衝領域

100…アレイ基板

102…表示領域

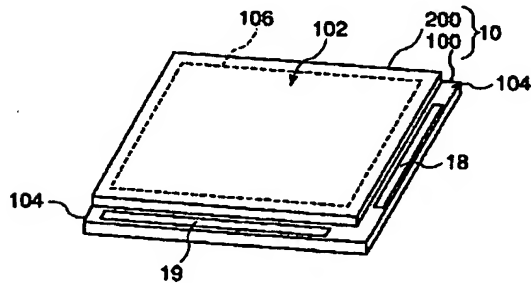
103…境界線

104…周辺領域

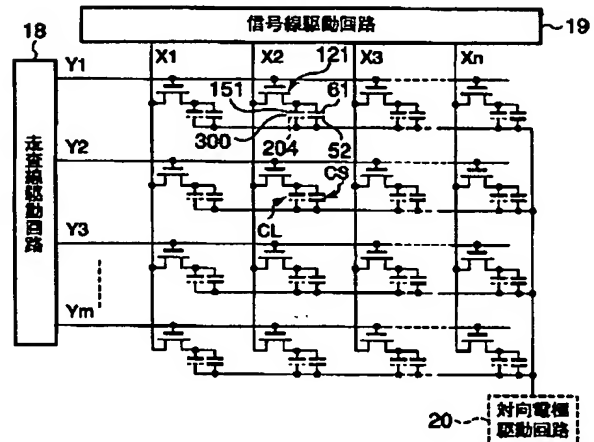
200…対向基板

300…液晶層

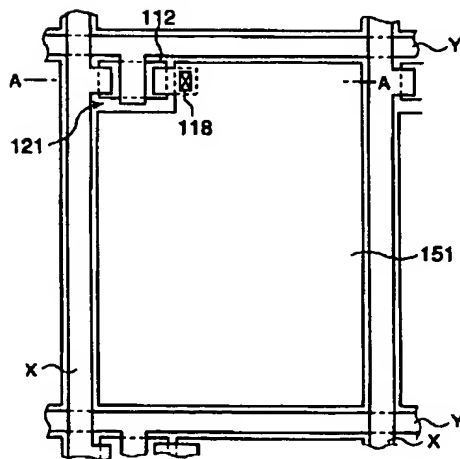
【図1】



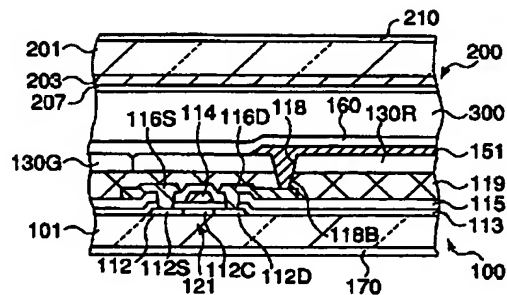
【図2】



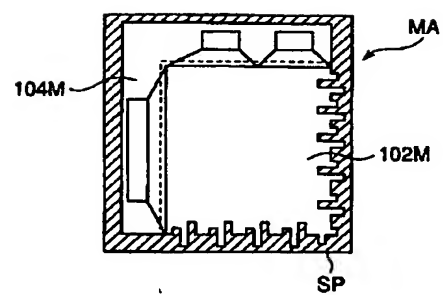
【図3】



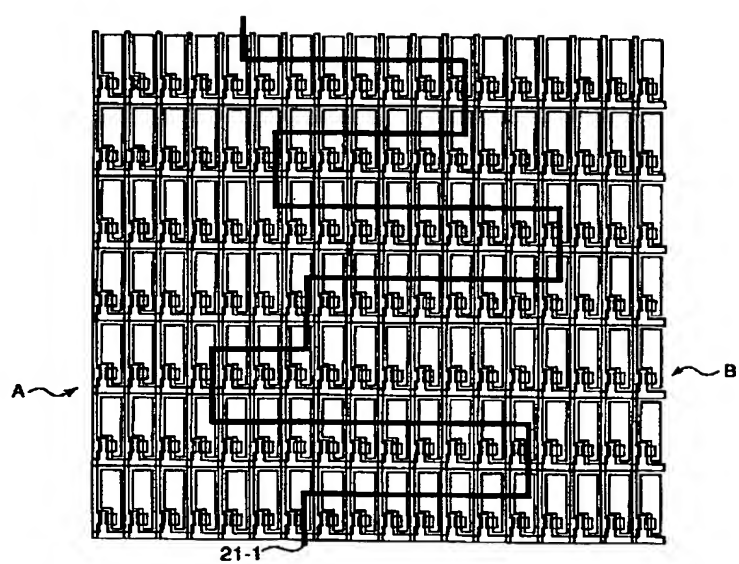
【図4】



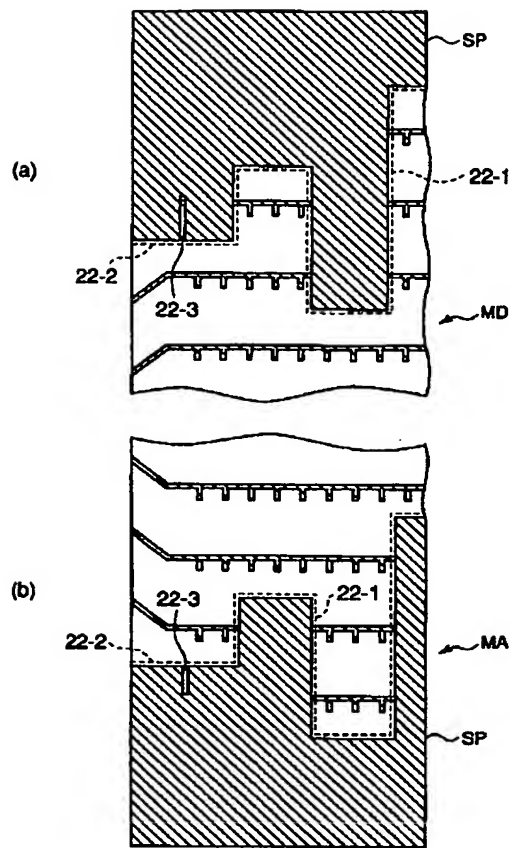
【図 6】



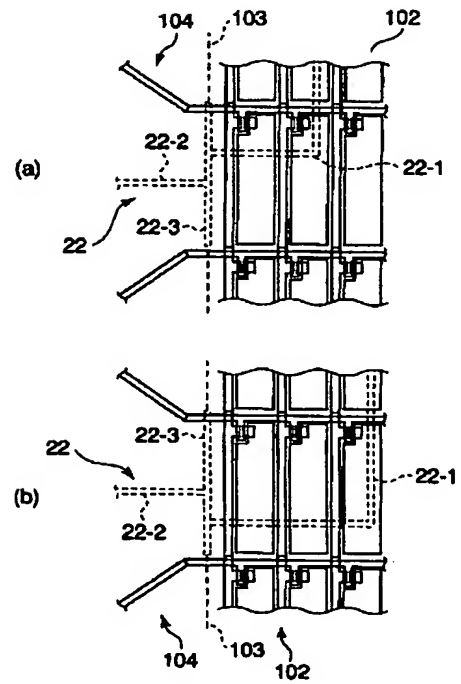
【图 8】



【図9】



【図10】



フロントページの続き

Fターム(参考) 2H092 GA59 JA25 JA29 JA38 JA42
 JA44 JB13 JB23 JB32 JB33
 JB38 JB51 JB57 JB63 JB69
 KA04 KA07 KA16 KA18 MA05
 MA08 MA13 MA17 MA27 MA28
 MA35 MA37 MA41 NA25
 2H095 BB02 BB31
 5C094 AA02 BA03 BA43 CA19 DA13
 EA04 EA07 EB02 FB12 FB14
 FB15 FB16 GB10
 5F110 BB02 CC02 DD02 GG02 GG13
 HL03 HL06 NN02 NN24 NN72
 NN73 QQ02